



PROGRAMMAZIONE DIDATTICA

Mod. MQ08A03 Rev. 1

A.S. 2025/26

Pag. 1/2

CONTENUTI

Anno Scolastico	2025/26	Classe	3	Sez.	F
Disciplina	Sistemi e Reti				
Docenti	Marco Mastantuono				
	Lucia Ponticelli				



PROGRAMMAZIONE DIDATTICA

Mod. MQ08A03 Rev. 1

A.S. 2025/26

Pag. 2/2

SEZ. 5 – CONTENUTI SVOLTI

Architettura di un sistema di elaborazione

Sistemi e sottosistemi. Classificazione dei sistemi. Sistema di elaborazione e sue caratteristiche. Architettura di un elaboratore. Architettura di Von Neumann. Dati e istruzioni. Unità di elaborazione. Computer. Macchina di Von Neumann. Unità di elaborazione, bus di sistema, memoria centrale e I/O. Bus: indirizzi, dati e controlli. Funzionamento dell'architettura di Von Neumann. Fetch, decode ed execute. Architettura di Harvard. CPU ed elaborazione. Architettura di una CPU. Registri. Registri di uso speciale: PC, SR, SP, IR, MAR, MDR. Flag di stato: ZF, CF, SF, OF. Registri di uso generale. Concetto di microcodice e comandi interni alla CPU. Control Unit (CU). ALU e accumulatore. Bus interni alla CPU. Clock e sincronizzazione delle operazioni. Frequenza di Clock. Bus esterni alla CPU. Trasmissione seriale e parallela di bit. Bus dati. Bus indirizzi. Indirizzamento della memoria. Bus controllo. Prestazioni di un microprocessore. Benchmark. Evoluzione dei processori. Parallelizzazione. Multi-core. Pipeline. Efficienza e problematiche nell'esecuzione parallela con pipeline. Tecnica Branch Prediction. Branch Prediction Unit (BPU) e relativi problemi di sicurezza. Architetture CISC e RISC. Memoria. Cella di Memoria. Unità di misura e capacità. Indirizzamento. Indirizzo assoluto e relativo. Tipologie di memorie. Classificazione delle memorie. Memoria di sistema. Spazio di indirizzamento. Locazione di memoria. Memoria RAM. Interazione fra CPU e RAM. Memorie ad accesso diretto/sequenziale. Memoria cache. Principi di località (temporale e spaziale). Memorie volatili e permanenti. Gerarchia delle memorie. Stack. LIFO e FIFO. Stack Overflow. Periferiche di I/O e loro gestione. Interfacce seriali e parallele. Esercitazioni sullo stato di un sistema. Strutturazione di una relazione tecnica. Esercitazioni con simulatore di macchina di Von Neumann.

Microprocessori e linguaggi di programmazione a basso livello

Concetti di programma e programmazione. Algoritmi. Software. Pseudocodice. Codifica. Linguaggi di alto e basso livello. Linguaggi a tipizzazione statica e dinamica. Linguaggi compilati e interpretati. Dal sorgente all'eseguibile. Compilazione e linking. Variabili e costanti. Data e code segment. Assembly 8086. Storia e architettura della CPU 8086. Registri del 8086 (d'uso generale e d'uso speciale). Struttura del codice Assembly. Sintassi e regole delle istruzioni. Costanti, variabili e indirizzi. Istruzione MOV. Istruzioni aritmetiche (ADD, SUB, MUL, DIV). Definizione e uso delle variabili. Istruzione CMP. Flag e registri di stato. Istruzioni per il salto condizionato e non condizionato. Etichette. Implementazione delle strutture di controllo. Istruzione LOOP. Interrupt. INT21. Stampa di caratteri a schermo in Assembly. Organizzazione e gestione della memoria di sistema. Indirizzamento. Indirizzi assoluti e relativi e trasformazione da indirizzo logico a fisico. Segmentazione. Segmenti CS, DS, ES e SS. Rilocalizzazione dinamica. Metodi di indirizzamento. Indirizzo di una variabile/funzione. Allocazione statica. Allocazione sullo stack. Puntatori. Funzioni. Passaggio di parametri per valore e per riferimento. Linguaggio C. Struttura e gestione della memoria in C. Esercitazioni con emulatore ASM 8086. Esercitazioni sullo sviluppo di programmi in linguaggio C con array, funzioni e puntatori.

Hardware e Physical Computing

Evoluzione e tipologie di computer. Componenti di un computer. Alimentatore (PSU). Standard ATX. Scheda madre e connessioni. CPU e socket. Bus di espansione, SATA e PATA e interfacce standard: dati (USB), video (VGA, DVI, DP, HDMI) e audio. Parallelo e seriale. Memoria centrale. Memorie di massa (HDD, SSD, ODD, FDD). Bios e Firmware. GPU. Interfacce e dispositivi di I/O. Caratteristiche fisiche delle memorie di massa e struttura interna. SATA/SAS e NVME. Assemblare un PC. Il Physical Computing. Introduzione, campi d'applicazione, esempi e concetti base del IoT. Sistema IoT. Sensori. Attuatori. Interazione col mondo fisico. Principali sensori e attuatori e loro applicazioni. Sensori analogici e digitali. Richiami di elettronica. Pulse-width modulation (PWM). Specifiche tecniche di un componente. Elettronica digitale. Introduzione ad Arduino. Esercitazione sul montaggio dei componenti di un PC. Esercitazioni con Arduino con sensori e attuatori.

Introduzione alle reti e ai livelli fisico e di collegamento

Introduzione alle reti di computer. Scambio di informazioni. Rete informatica. Protocolli di comunicazione. Architettura di rete. Modello di riferimento ISO/OSI e i suoi livelli. Modalità di trasmissione. Reti di computer. Scopo delle reti. Classificazione delle reti. Protocolli di comunicazione. Architettura di rete. Banda e latenza. Dispositivi di rete. Imbustamento, incapsulamento e instradamento. Internet e gli standard internazionali. Il livello fisico. Mezzi trasmissivi. Cavi in rame. Cavi Ethernet. Schermatura per i cavi. Fibre ottiche. Tecnologia FTTx. Wireless. Satellitare. Segnali e trasmissione. Attenuazione, disturbi e interferenze. Condivisione del canale. Trasmissione analogica e digitale. Modem. La modulazione. Trasmissione e codifica. Banda e modulazione ADSL. Campionamento e quantizzazione. Introduzione al livello di collegamento dati. Indirizzamento e gestione della corretta comunicazione. Esercitazioni in Packet Tracer sul livello fisico, i mezzi trasmissivi e la connessione di dispositivi.

SEZ. 11 – TESTI E MATERIALI UTILIZZATI ¹

Libro di testo in adozione: *Anelli, Macchi* – “Gateway - Sistemi e Reti 1 Terza Edizione” - Petrini
Materiali d'approfondimento pubblicati sulla piattaforma di e-learning.

¹ Libro di testo in adozione, materiali didattici (anche multimediali) utilizzati